

PRESSEINFORMATION

PRESSEINFORMATION27. Mai 2014 || Seite 1 | 2

Fraunhofer IIS/EAS präsentiert zukunftsweisende Entwicklungen für elektronische Systeme in San Francisco

Die Besucher der diesjährigen Design Automation Conference (DAC) in San Francisco werden sich vom 1. bis 5. Juni 2014 auch über aktuelle Forschungsergebnisse aus Dresden informieren können. Das Fraunhofer IIS/EAS stellt auf der Fachmesse einerseits die Software COSIDE® vor, die Entwicklern zukunftsweisende Möglichkeiten in der Simulation und Modellierung von hochkomplexen technischen Produkten eröffnet. Andererseits steht eine neue Methode zum Entwurf von Trägerschichten im Fokus, die bei neuartigen 3D-Mikrochipsaufbauten eine wesentliche Rolle spielen.

Die DAC gilt weltweit als die wichtigste Konferenz und Messe für die automatisierte Entwicklung von elektronischen Systemen. Der Dresdner Institutsteil Entwurfsautomatisierung EAS, der zum Fraunhofer IIS gehört, präsentiert auf diesem internationalen Treffpunkt seine aktuellen Angebote für die Branche. So stellen die Forscher den Prototypen einer Trägerschicht (Interposer) vor, die die kompakte Anordnung eines Prozessors und eines Speichers mit hoher Bandbreite innerhalb eines 3D-integrierten Mikrosystems ermöglicht. Beides ist essentiell für das Erreichen von besonders großen Systemleistungen, wie sie viele neue Anwendungen benötigen. Um einen solchen leistungsfähigen Interposer zu entwickeln, sind andere Entwurfsabläufe als für herkömmliche Chipaufbauten notwendig. Nur mit neuen Ansätzen – wie jetzt vom Fraunhofer IIS/EAS entwickelt – kann die nächste Generation Mikrochips möglichst effektiv entwickelt werden.

Daneben können sich Unternehmen auf der DAC von der Leistungsfähigkeit des Softwaretools COSIDE überzeugen, mit dem Entwicklerteams besonders hohe Anforderungen beim Entwurf elektronischer Systeme meistern können. Denn für sie wird vor allem die Komplexität von Produkten, die immer öfter aus verschiedenartigen Hardware- und Softwarekomponenten bestehen, zur Herausforderung. Mit COSIDE

Kontakte

Presse- und Öffentlichkeitsarbeit: Sandra Kundel | Fraunhofer-Institut für Integrierte Schaltungen IIS, Institutsteil Entwurfsautomatisierung EAS
Zeunerstraße 38 | 01069 Dresden | Telefon +49 351 4640-809 | www.eas.iis.fraunhofer.de | pr@eas.iis.fraunhofer.de

**FRAUNHOFER-INSTITUT FÜR INTEGRIERTE SCHALTUNGEN IIS
INSTITUTSTEIL ENTWURFSAUTOMATISIERUNG EAS**

kann das Zusammenspiel von analogen und digitalen Komponenten bereits früh in der Entwurfsphase an Verhaltensmodellen simuliert und getestet werden. Im Gegensatz zu anderer Software ist eine solche Simulation und Verifikation von Systemen nicht nur zuverlässiger, sondern durch eine starke Abstraktion der Computermodelle auch extrem schnell. Mithilfe von COSIDE können Unternehmen so die Zeit bis zur Marktreife eines Produktes genauso wie die Kosten für dessen Entwicklung deutlich verringern.

PRESSEINFORMATION27. Mai 2014 || Seite 2 | 2

Der Institutsteil EAS des Fraunhofer IIS

Das Fraunhofer-Institut für Integrierte Schaltungen IIS ist eine der wichtigsten deutschen Forschungseinrichtungen für die Entwicklung von mikroelektronischen Systemen. Die Wissenschaftler im Institutsteil Entwurfsautomatisierung EAS in Dresden entwickeln Methoden und Werkzeuge für den zuverlässigen Entwurf von immer komplexeren elektronischen und mechatronischen Systemen. Dadurch optimiert und beschleunigt sich die Umsetzung von Produktanforderungen in Schaltkreise, Geräte oder komplexe Sensorsysteme. Einen weiteren Schwerpunkt der Arbeiten bilden innovative Eigenentwicklungen. Eine wesentliche Aufgabe bei allen Aktivitäten ist es, die Lücke zwischen neuartigen Herstellungstechnologien und dem Systementwurf zu schließen. Die Arbeitsergebnisse werden zum Beispiel in der Kommunikationstechnik, der Fahrzeugtechnik oder der Automatisierungstechnik eingesetzt.