

FRAUNHOFER-INSTITUT FÜR INTEGRIERTE SCHALTUNGEN IIS
INSTITUTSTEIL ENTWURFSAUTOMATISIERUNG EAS

AUSGABE 2.15

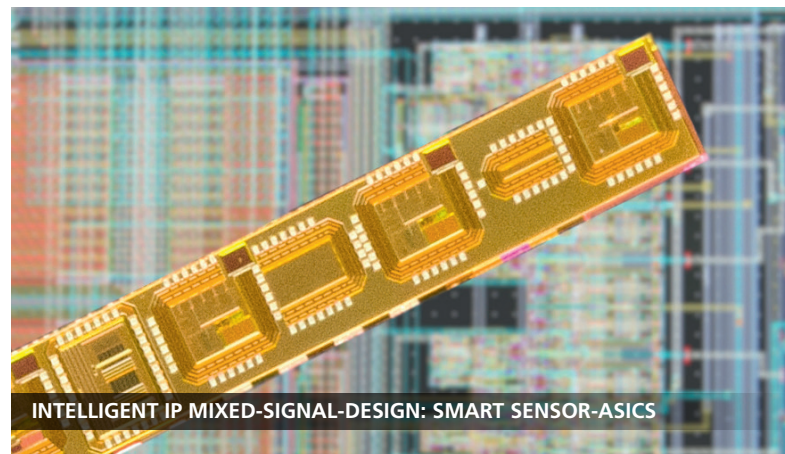
FIRST-TIME-RIGHT-ENTWÜRFE BEI VIEL KÜRZEREN ENTWICKLUNGSZEITEN

Der am Institutsteil Entwurfsautomatisierung EAS entwickelte »Intelligent IP Mixed-Signal-Designflow« bietet einen einzigartigen Automatisierungsgrad, insbesondere für den sonst sehr zeitaufwendigen und fehleranfälligen Analogentwurf. Und das bei hoher Zeiteinsparung und Designsicherheit.

Integrierte Schaltungen mit digitalen und analogen Anteilen, sogenannte Mixed-Signal-ICs, sind heute in unzähligen mikroelektronischen Produkten dominant. Der Analogteil nimmt dabei meist nicht mehr als 20 Prozent der Chipfläche ein, seine Entwicklung verursacht aber durch einen geringen Grad an Entwurfsautomatisierung hohe Kosten, ist zeitaufwendig und fehleranfällig. Dieses Problem verschärft sich mit zunehmender Miniaturisierung in den Halbleitertechnologien. Der am Institutsteil Entwurfsautomatisierung des Fraunhofer IIS entwickelte »Intelligent IP Mixed-Signal-Designflow« bietet jetzt hierfür einen einzigartigen Automatisierungsgrad.

In mehreren Entwicklungsprojekten konnten die Designingenieure des Fraunhofer IIS und des Institutsteils EAS eine deutliche Effizienzsteigerung mit Hilfe des Intelligent IP Mixed-Signal-Designflows nachweisen. 40 Prozent Kosten- und Zeitersparnis wurden zum Beispiel bei dem Entwurf eines multiphysikalischen SMART Sensor-ASICs erreicht – es entstanden verschiedene ASICs für unterschiedliche Anforderungen mit nur einmaligem Entwicklungsaufwand. Zukünftig wird durch automatische Architekturauswahl im Systemdesign die Effizienz noch weiter steigen. Weiterhin wurde der neuartige Designflow erfolgreich unter anderem in industriellen Entwürfen von hochauflösenden A/D-Wandlern sowie für den Entwurf

eines extrem schnellen Bildsensors eingesetzt. Johann Hauer, Leiter der Mixed-Signal-ASIC-Entwicklung am IIS, schwärmt: »Automatisierung im Analogentwurf wünschen wir uns seit Jahren, aber dieser komplette Designflow erfüllt erstmals die versprochenen Vorteile für unseren Entwurfsalltag. Die deutliche Zeiteinsparung und die hohe Designsicherheit heißen für uns, dass wir endlich First-Time-Right-Entwürfe bei viel kürzeren Entwicklungszeiten anbieten können. Entscheidend ist auch die sehr gute Akzeptanz bei unseren Designingenieuren durch die intuitive Handhabung.« Schon jetzt können Fraunhofer-Kunden von dem Designflow profitieren – ab 2016 wird er auch direkt beim Kunden einsetzbar sein.

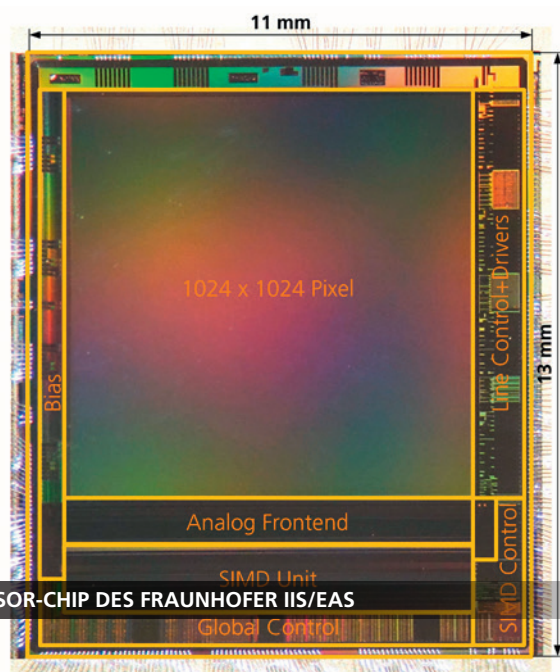


INTELLIGENT IP MIXED-SIGNAL-DESIGN: SMART SENSOR-ASICS

Kontakt: Dr. Torsten Reich
torsten.reich@eas.iis.fraunhofer.de

VISION-SENSOR FÜR DAS KAMERAMODUL VON MORGEN

Bildverarbeitungssysteme müssen in der industriellen Anwendung immer höhere Anforderungen erfüllen. Um eine große Bandbreite an Einsatzmöglichkeiten zu gewährleisten, haben Forscher des Fraunhofer IIS/EAS einen universellen und flexibel programmierbaren Bildsensor-Chip mit integrierter Datenverarbeitung entwickelt. Dieses sogenannte Vision-System-on-Chip wurde im Juni erstmals einem weltweiten Fachpublikum auf dem »2015 INTERNATIONAL IMAGE SENSOR WORKSHOP« vorgestellt. Mit ihrem erfolgreichen Ansatz gehen die Forscher nun den nächsten Schritt. Sie sind mit Unternehmen im Gespräch, um gemeinsam an einer besonders leistungsfähigen Entwicklungsplattform für Industriekameras der nächsten Generation zu arbeiten. Das Projekt ist offen für die Beteiligung weiterer Firmen.



Kamerahersteller, die auf der Suche sind nach einer Entwicklungsplattform für spezialisierte Hochleistungs-Kameramodule, haben aktuell die Gelegenheit, ihre individuellen Anforderungen in einem

einzigartigen Projekt mit Fraunhofer einzubringen. Gemeinsam mit den Forschern können sie das »Smart HighProCAM-Modul« mitgestalten und so für ihre Unternehmen einen deutlichen Innovationsvorsprung erreichen. Denn die beteiligten Firmen erhalten Zugang zu einer exklusiven Entwurfsplattform und einem flexiblen Demonstrationssystem für ihre neuen Kameragenerationen. Diese Kameras werden besonders bei Aufgaben, bei denen minimale Wartezeiten, hohe Bildwiederholraten oder ein großer Dynamikumfang gefordert sind, ihre deutlichen Vorteile gegenüber klassischen Bildverarbeitungssystemen ausspielen können.

Für das ultra-kompakte Kameramodul der Smart HighProCAM verbinden zwei Fraunhofer-Institute ihr Know-how, um eine besonders leistungsfähige Lösung zu entwickeln. Sie basiert zum einen auf einer wegweisenden Integrationstechnologie auf Panel-Ebene, die am Fraunhofer IZM entwickelt wurde. Mit dem Ansatz lassen sich hochintegrierte Kameramodule kostengünstig und zuverlässig herstellen sowie evaluieren. Für die Bildverarbeitung kommt das Vision-System-on-Chip zum Einsatz, das eine hochparallele Datenverarbeitung und integrierte Muster-Extraktion erlaubt. Rechenintensive Verarbeitungsschritte werden direkt im Sensor ausgeführt und ermöglichen es, dass ausgegebene Daten auf das relevante Minimum reduziert werden. Dadurch wird es erstmals möglich, eine hohe Geschwindigkeit bei der Bearbeitung komplexer Algorithmen zu erreichen und gleichzeitig große Empfindlichkeit und hohen Dynamikumfang zu sichern. Durch Anpassung der Software, die auf dem Vision-System-on-Chip ausgeführt wird, lassen sich neben den Bildverarbeitungsalgorithmen zudem Parameter wie Genauigkeit, Auflösung und Abtastrate individuell einstellen. Mit dieser bislang unerreichten Kombination eröffnet sich für den Bildsensor SoC und das Smart HighProCAM-Modul eine Vielzahl von Einsatzgebieten.

Kontakt: Dr. Jens Döge
jens.doege@eas.iis.fraunhofer.de

Aktuelles

Fraunhofer IIS/EAS Technologietag am 29. September 2015

Das Fraunhofer IIS/EAS lädt Vertreter der produzierenden Industrie zum Technologietag »Innovationspotentiale für die Produktion« ein. Im Fokus stehen aktuelle Entwicklungen rund um die Themen »Datenanalyse zur Qualitätssicherung und Instandhaltung« und »Funkvernetzte Automation«. Interessenten können sich unverbindlich jetzt bereits melden über pr@eas.iis.fraunhofer.de.

www.eas.iis.fraunhofer.de/technologietag15

Modelica-Grundlagenkurs am 6. Oktober 2015 in Dresden

Unsere Experten führen in die Grundlagen der Modellierungspra-

che Modelica ein. Neben den Grundkonzepten werden auch die Anwendung in der Modellierung, die Handhabung gängiger Simulatoren und die Auswertung besprochen. Der eintägige Kurs ist der ideale Einstieg für Modelica.

www.eas.iis.fraunhofer.de/modelicakurs

SPS IPC Drives vom 24. bis 26. November 2015

Wir stellen auf Europas führender Fachmesse für elektrische Automatisierung unsere Angebote für das selbstlernende Condition Monitoring vor sowie die »Duale Funkanalyse«, die wir für Automatisierungsprozesse in der Industrie entwickelt haben.

MODELISAX: NUTZERGRUPPE MIT ERFOLGSMODELL

Die Bilanz nach zwei Jahren Modelica-Nutzergruppe „Modelisax« fällt rundum positiv aus: Fast 50 Mitglieder tauschen sich in diesem Rahmen inzwischen regelmäßig zu der weltweit angewandten Modellierungssprache aus. Sie können hier zu aktuellen Trends diskutieren und bekommen vor allem Tipps für ihre berufliche Praxis. Dabei reicht das Spektrum der besprochenen Arbeitsgebiete von Ingenieursaufgaben bis zur Simulation chemischer oder biologischer Abläufe. Einmalig im Osten Deutschlands ist, dass die Gesprächsplattform sowohl für Industrievertreter als auch für Anwender aus dem akademischen Bereich offen und kostenfrei ist. Interessenten können sich unverbindlich für Treffen anmelden.

Die frei verfügbare, formale Sprache Modelica wird weltweit von immer mehr Anwendern eingesetzt, um natürliche und technische Vorgänge in Computermodellen abzubilden. Im April 2013 haben deshalb Mitarbeiter der TU Dresden, der HTWK Leipzig, der ITI GmbH und der Fraunhofer-Gesellschaft die Nutzergruppe Modelisax aus der Taufe gehoben. Ihr Ziel ist es, die Modellierungssprache in Sachsen und darüber hinaus zu fördern und weiterzuentwickeln sowie Nutzer bei der Arbeit zu unterstützen.

Zwei Jahre später hat die Gruppe bereits 48 Mitglieder aus mehreren Bundesländern. Sie treffen sich vier Mal im Jahr, um sich zu verschiedenen Themen rund um Modelica auszutauschen. »Bei uns finden Fachleute ebenso die richtigen Gesprächspartner wie Neueinsteiger«, ist Kristin Majetta vom Fraunhofer IIS/EAS

als Sprecherin von Modelisax sicher. Dabei würden industriegetriebene Themen, zum Beispiel aus der Mechanik oder Auto-



matisierung, genauso besprochen wie akademische Aufgaben. »Kann einmal ein Sachverhalt nicht bei einem Treffen geklärt werden, vermitteln wir gern entsprechende Ansprechpartner oder organisieren Tutorials«, so die Sprecherin weiter. »Auch Interessenten, die bislang noch nicht mit Modelica gearbeitet haben, sind herzlich eingeladen, von den Erfahrungen versierter Nutzer zu profitieren.«

Kontakt: Kristin Majetta
kristin.majetta@eas.iis.fraunhofer.de

INTELLIGENT IP MIXED-SIGNAL-DESIGNFLOW

VISIONSENSOR

MODELISAX

Herausgeber:

Fraunhofer IIS, Institutsteil EAS
Zeunerstraße 38, 01069 Dresden
www.eas.iis.fraunhofer.de
Leitung: Dr. Peter Schneider

Redaktion:

Unternehmenskommunikation, pr@eas.iis.fraunhofer.de
Fotos: Titel: MEV Verlag